

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平3-231053

⑮ Int. Cl.

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)10月15日

B 60 R 21/32
// F 42 B 3/107149-3D
6935-2C

審査請求 未請求 請求項の数 1 (全12頁)

⑬ 発明の名称 車両安全装置のための制御システム

⑯ 特 願 平2-25942

⑰ 出 願 平2(1990)2月7日

⑱ 発 明 者 岡 野 正 巳 埼玉県東松山市箭弓町3丁目13番26号 デーゼル機器株式会社東松山工場内

⑲ 発 明 者 竹 内 邦 博 埼玉県東松山市箭弓町3丁目13番26号 デーゼル機器株式会社東松山工場内

⑳ 出 願 人 株式会社ゼクセル 東京都豊島区東池袋3丁目23番14号

㉑ 代 理 人 弁理士 渡 辺 昇

明 細 書

1. 発明の名称

車両安全装置のための制御システム

2. 特許請求の範囲

(イ) 加速度センシング回路。

(ロ) 上記加速度センシング回路からの出力を積分する積分回路と、積分回路からの出力をスレッシュホールドレベルと比較して車両の衝突を検出する比較回路とを備えているアナログ衝突検出系。

(ハ) 上記加速度センシング回路からの出力をデジタル化するアナログ・デジタルコンバータと、マイクロコンピュータとを備えているデジタル衝突検出系。マイクロコンピュータはアナログ・デジタルコンバータからのデジタルデータに基づく演算を行って衝突を検出する衝突検出手段を備えている。

(ニ) 上記アナログ、デジタルの両方の衝突検出系から同時に衝突検出信号を受けた時に車両安全装置を安全側に駆動する駆動回路。

上記構成を備えた車両安全装置のための制御シ

ステムにおいて、上記マイクロコンピュータが、上記加速度センシング回路へテストパルスを出力するテストパルス出力手段と、このテストパルスにตอบสนองするアナログ衝突検出系の積分回路の出力と比較回路の出力のうち少なくとも一方をチェックすることによりアナログ衝突検出系の故障を検出する故障検出手段とを備えたことを特徴とする車両安全装置のための制御システム。

3. 発明の詳細な説明

[産業上の利用分野]

本発明は、エアバック等の車両安全装置を制御するシステムに関する。

[従来の技術]

エアバック制御システムは、基本構成として、加速度センシング回路と、衝突検出回路と、スニブ駆動回路とを備えている。加速度センシング回路では、車両衝突の際の急激な減速に対応した出力を発生させる。衝突検出回路では、加速度センシング回路の出力が積分されるとともに、この積分出力がスレッシュホールドレベルと比較され、スレ

ッショルドレベルを超えた時に衝突検出信号が出力される。スキップ駆動回路では、上記故障検出信号に応じてスキップを点火しエアバックの膨張を実行する。

上記衝突検出回路として、従来デジタル系とアナログ系が開発されている。マイクロコンピュータを備えたデジタル衝突検出系は、高精度で衝突検出を行える利点があるものの、マイクロコンピュータが暴走した時に、車両衝突がなくても衝突検出信号が出力され、スキップが誤点火されてエアバックが膨張してしまうおそれがある。アナログ衝突検出系では、マイクロコンピュータの暴走のような欠点はないが、高精度の衝突検出は行えない。

そこで、実開平2-53711号に開示されているように、アナログ衝突検出系とデジタル衝突検出系の両者を備えたエアバック制御システムが開発されている。この制御システムのスキップ駆動回路では、アナログ、デジタルの両方の衝突検出系から同時に故障検出信号を受けた時にのみ、スキ

ップ点火を行う。これにより、マイクロコンピュータによる高精度の衝突検出に基づくスキップ点火を実行できるとともに、マイクロコンピュータの暴走による誤点火を防止することができる。

〔発明が解決しようとする課題〕

しかし、上記構成の制御システムでは、アナログ衝突検出系の故障を検出することができず、この故障を放置した状態で制御システムを作動させる場合があり、マイクロコンピュータの暴走によるスキップ誤点火を確実に防止することができなかった。

〔課題を解決するための手段〕

本発明は上記課題を解決するためになされたもので、その基本構成は第1図に示されている。すなわち、車両安全装置100のための制御システムは、加速度センシング回路200と、アナログ衝突検出系300とデジタル衝突検出系400と、駆動回路500を備えている。

アナログ衝突検出系300は、上記加速度センシング回路200からの出力を積分する積分回路

310と、積分回路310からの出力をスレッシュホールドレベルと比較して車両の衝突を検出する比較回路320とを備えている。

〔作用〕

マイクロコンピュータ420でアナログ衝突検出系300の故障を検出するので、アナログ衝突検出系300の信頼性を向上させることができ、マイクロコンピュータ420の暴走による車両安全装置100の誤作動を確実に防止することができる。しかも、マイクロコンピュータ420から加速度センシング回路200にテストパルスを出し、積分回路310、比較回路320の出力をマイクロコンピュータ420でチェックするため、非常に簡単な回路ないしは配線を付加するだけで、上記故障検出を行うことができる。

〔実施例〕

以下、本発明の一実施例を第2図から第6図に基づいて説明する。第2図は、エアバック（車両安全装置）のスキップ1を点火制御する制御システムの全体を示す。この制御システムは2つの加速

デジタル衝突検出系400は、上記加速度センシング回路200からの出力をデジタル化するアナログ・デジタルコンバータ410と、マイクロコンピュータ420とを備えている。マイクロコンピュータ420は、アナログ・デジタルコンバータ410からのデジタルデータに基づく演算を行って衝突を検出する衝突検出手段421を有している。

駆動回路500は上記アナログ、デジタルの両方の衝突検出系300、400から同時に衝突検出信号を受けた時に車両安全装置100を安全側に駆動する。

本発明では、上記マイクロコンピュータ400が、上記加速度センシング回路200へテストパルスを出力するテストパルス出力手段422と、このテストパルスに応じてアナログ衝突検出系300の積分回路310の出力と比較回路320

度センシング回路10a, 10bと、それぞれの加速度センシング回路10a, 10bからの情報に基づいて衝突を検出する2系列のアナログ衝突検出系30a, 30bおよびデジタル衝突検出系70と、これら衝突検出系30a, 30b, 70からの衝突検出信号に基づいてスキップ1を駆動する駆動回路80とを備えている。

アナログ衝突検出系30a, 30bは、それぞれ積分回路40, コンパレータ50(比較回路)を有するとともに、コンパレータ50にスレッシュホールド電圧 V_t を供給するための共通のスレッシュホールド電圧発生回路60を有している。デジタル故障検出系70は、マイクロコンピュータ71と、マイクロコンピュータ71に内蔵されたデジタルアナログコンバータ72(以下ADCと略称する)とを有している。

以下、加速度センシング回路10a, 10bおよびアナログ衝突検出系30a, 30bの回路構成を第3図を参照しながら詳述する。

各加速度センシング回路10a, 10bはピエ

らにテストパルス入力手段20を備えている。すなわち、コンデンサ21の一端がバッファ13の入力端子に接続され他端が抵抗22を介して接地されている。コンデンサ21と抵抗22との接続点には、後述するようにマイクロコンピュータ71からのテストパルスTPが、抵抗25とダイオード26を介して入力される。

各アナログ衝突検出系30a, 30bの積分回路40は、オペアンプ41と、このオペアンプ41の出力端子と非反転入力端子との間に接続されたコンデンサ42と、オペアンプ41の非反転入力端子に接続された抵抗43と、コンデンサ42に並列接続された放電スイッチ44とを備えている。オペアンプ41の非反転入力端子には、上記反転増幅回路15からの出力Aが、抵抗43を介して供給される。オペアンプ41の非反転入力端子には、上記基準電圧電源19から基準電圧 V_r (2.5V)が抵抗19cを介して供給される。

コンパレータ50の非反転入力端子には、上記積分回路40のオペアンプ41からの出力Bが供

給される。コンパレータ50の反転入力端子には、スレッシュホールド電圧発生回路60からのスレッシュホールド電圧 V_t が供給される。

スレッシュホールド電圧発生回路60は、基本構成として互いに直列接続された2つの抵抗62, 63からなる分圧回路61を備えている。分圧回路61の一端は、定電圧電源 V_{cc} に接続され、他端は接地されている。これら抵抗61, 62の接続点の電圧が上記スレッシュホールド電圧 V_t として供給される。

各加速度センシング回路10a, 10bは、さ

らに前段の反転増幅回路と後段の反転増幅回路15を備えている。なお、前段の反転増幅回路は後段の反転増幅回路とほぼ等しい構成であるので図示を省略する。後段の反転増幅回路15は、抵抗16によって負帰還接続されたオペアンプ17を有しており、このオペアンプ17の反転入力端子には、抵抗18を介してバッファ13からの出力が供給される。オペアンプ17の非反転入力端子には基準電圧電源19からの基準電圧 V_r (2.5V)が抵抗19bを介して供給される。

オペアンプ41の非反転入力端子には、上記反転増幅回路15からの出力Aが、抵抗43を介して供給される。オペアンプ41の非反転入力端子には、上記基準電圧電源19から基準電圧 V_r (2.5V)が抵抗19cを介して供給される。

コンパレータ50の非反転入力端子には、上記積分回路40のオペアンプ41からの出力Bが供給される。コンパレータ50の反転入力端子には、スレッシュホールド電圧発生回路60からのスレッシュホールド電圧 V_t が供給される。

特開平3-231053 (4)

在されたダイオード68と、上記接続点Pとマイクロコンピュータ71の後述する出力ポートO₁との間に介在されたダイオード69とを有している。上記ダイオード65、68、69は、それぞれカソードを上記接続点Pに向けている。

次に、デジタル衝突検出系70について詳述する。ADC72には、加速度センシング回路10a、10bからの出力Aと、アナログ故障検出系30a、30bの積分回路40、40からの出力Bとが供給される。

マイクロコンピュータ71は、アナログ故障検出系30a、30bのコンパレータ50、50からの出力Cをそれぞれ受けるインプットキャプチャIC₁、IC₂とを備えている。

マイクロコンピュータ71は、さらに、駆動回路80に衝突検出信号を出力する出力ポートO₁、O₂、O₃と、加速度センシング回路10a、10bにテストパルスTPを出力する出力ポートO₄と、スレッショルド電圧発生回路60に切換指令信号Swを出力する出力ポートO₅と、積分回路

D回路87の2つの入力端子には、他方のアナログ衝突検出系30bのコンパレータ50の出力Cと、マイクロコンピュータ71の出力ポートO₁からの出力が供給され、AND回路87の出力は第2トランジスタ83のベースに供給される。

上記第3トランジスタ84のベースには、マイクロコンピュータ71の出力ポートO₂の出力が供給される。

上記構成の制御システムでは、パワーオン時に故障検出モードを1回だけ実行し、それ以後は衝突検出モードを実行する。

まず、制御システムの本来の機能である衝突検出について説明する。衝突検出モードにおけるマイクロコンピュータ71では、出力ポートO₁、O₂、O₃がハイレベルにされ、他の出力ポートO₄、O₅がローレベルにされる。出力ポートO₄がハイレベルになっていて第3トランジスタ84がオフしており、出力ポートO₁、O₂の出力がローレベルになっていて第1トランジスタ82、第2トランジスタ83がオフしているため、

50に放電指令信号Shを出力する出力ポートO₆と、警報ランプ90に点灯指令信号Skを出力する出力ポートO₇を備えている。

次に、駆動回路80について詳述する。駆動回路80にはスキップ1が組み込まれている。駆動回路80の一端は大容量のコンデンサからなるエネルギーリザーバ81に接続され、他端は接地されている。駆動回路80は、スキップ1の両端にそれぞれ直列接続されたPNP型の第1トランジスタ82、NPN型の第2トランジスタ83を備え、さらにエネルギーリザーバ81と第1トランジスタ82との間に介在されたPNP型の第3トランジスタ84を備えている。

駆動回路80はさらに、NAND回路86とAND回路87とを有している。NAND回路86の2つの入力端子には、一方のアナログ衝突検出系30aのコンパレータ50の出力Cと、マイクロコンピュータ71の出力ポートO₁からの出力が供給され、NAND回路86の出力は第1トランジスタ82のベースに供給される。また、AN

スキップ1への点火は阻止されている。

車両が停止または定速運転状態にある時には、ピエゾ素子11から電圧信号は出力されず、図示しない前段の反転増幅回路の出力Xおよび後段の反転増幅回路15の出力Aが基準電圧V_r(2.5V)に維持されている。車両が減速状態にある時には、ピエゾ素子11からマイナスの電圧信号が出力され、バッファ13の出力は基準電圧V_rより低くなる。前段の反転増幅回路の出力Xは、このバッファ13からの電圧信号を反転増幅して得られるため、基準電圧V_rより高くなり、後段の反転増幅回路15の出力Aは、基準電圧V_rより低くなる。反対に、車両が加速状態にある時には、出力Xは基準電圧V_rより低くなり、出力Aは基準電圧V_rより高くなる。

次に、デジタル衝突検出系70の衝突検出の作用について説明する。加速度センシング回路10a、10bの反転増幅回路15の出力AがADC72に入力され、ここで、デジタルデータに変換される。マイクロコンピュータ71では、このデ

デジタルデータに基づく演算を行い、衝突の有無を判定する。この演算については公知であるので詳述しないが、基本的には、2つの加速度センシング回路10a、10bの出力Aと基準電圧 V_r (2.5V)との差の積分を行い、この積分値をそれぞれスレッシュホールドレベルと比較し、2つの積分値がともにスレッシュホールドレベルを超えている時には、ローレベルの衝突検出信号を第3トランジスタ84に送って第3トランジスタ84をオンにするとともに、ハイレベルの衝突検出信号をNAND回路86、AND回路87に出力する。

次に、アナログ衝突検出系30a、30bの衝突検出の作用について説明する。衝突検出モードでは、マイクロコンピュータ71の出力ポートO₀がハイレベルであるため、接点Pの電圧レベルが分圧回路61で定電圧 V_{cc} を分圧して得られる第1電圧レベル (例えば2.8V) より高く、ダイオード68はオフとなっている。このため、コンパレータ50に供給されるスレッシュホールド電圧 V_t は第1電圧レベル (2.8V) となってい

れに伴い、コンパレータ50の出力Cがローからハイに切り換わる。

上記車両衝突時には、比較的衝突条件を緩やかに設定してあるアナログ衝突検出系30a、30bのコンパレータ50、50から上述したようにハイレベルの出力C (衝突検出信号) がNAND回路86、AND回路87に供給される。この後で、比較的厳しい衝突条件を設定されたデジタル衝突検出系70のマイクロコンピュータ71から前述したようにローレベルの衝突検出信号が第3トランジスタ84に供給されるとともに、ハイレベルの衝突検出信号がNAND回路86、AND回路87に供給される。この結果、第3トランジスタ84がオンし、NAND回路86からの出力がローレベルとなって第1トランジスタ82がオンし、AND回路87からの出力がハイレベルとなって第2トランジスタ83がオンすることにより、スキップ1の点火が実行される。

上記マイクロコンピュータ71では、厳しい衝突条件で高精度の衝突検出ができる。マイクロコ

特開平3-231053 (5)

る。

車両が停止または定速度状態にある時には、加速度センシング回路10a、10bの出力Aの電圧が基準電圧 V_r (2.5V) にそれぞれ維持されているため、積分回路40の出力Bも基準電圧 V_r に維持されている。コンパレータ50では、第1電圧レベル (2.8V) のスレッシュホールド電圧 V_t と、上記積分回路40の出力B (2.5V) を比較することになるから、その出力Cはローレベルとなる。車両が正常運転時の加速状態、減速状態にあるときも、積分回路40の出力Bがスレッシュホールド電圧 V_t を下回っているから、コンパレータ50の出力Cはローレベルのまま維持される。

車両が衝突した時には、第4図に示すように、加速度センシング回路10a、10bの前段反転増幅器が、2.5Vより高い電圧を継続して出力する。積分回路40ではこの出力Xを反転増幅した出力Aを積分することにより、その出力Bがスレッシュホールド電圧 V_t (2.8V) を超える。こ

ンピュータ71が暴走した時に、マイクロコンピュータ71に付設されたウォッチドックタイマでリセットする前に故障検出信号を出力することがあったとしても、アナログ検出系30a、30bでは故障検出信号を出力しないから、トランジスタ82、83はオンせず、スキップ1の誤点火を防止できる。

次に、本発明の重要な作用であるアナログ衝突検出系30a、30bの故障検出について第5図、第6図を参照しながら説明する。まず、第5図を参照しながら概略的に説明する。パワーオンリセット直後に、マイクロコンピュータ71では衝突検出モードと同様に出力ポートO₀、O₁、O₂、O₃がハイレベルとなり、他の出力ポートO₄、O₅、O₆、O₇がローレベルになる。出力ポートO₀がハイレベルのため、コンパレータ50のスレッシュホールド電圧 V_t は第1電圧レベル (2.8V) にあり、他方、積分出力Bは基準電圧 (2.5V) である。したがって、コンパレータ50の出力Cは最初はローレベルとなっている。

特開平3-231053 (6)

上記出力ポートのレベル設定から一定時間経過した後、マイクロコンピュータ71では、故障検出モードを実行する。すなわち、出力ポートO₁から加速度センシング回路10a, 10bへハイレベルのテストパルスTPを出力し、これと同期して出力ポートO₂からスレッシュホールド電圧発生回路60のレベル切換手段64へローレベルの切換指令信号Swを出力する。

上記切換指令信号Swに反応して、レベル切換手段64では切り換え動作を行う。詳述すると、切換指令信号Swに反応して、ダイオード69がオフしダイオード68がオンする。この結果、スレッシュホールド電圧V_tは、抵抗62の抵抗値と、並列接続された抵抗63, 67の合成抵抗値とで定電圧V_{cc}を分圧したレベル（以下、第2電圧レベルと称す）となる。この第2電圧レベルは、第1電圧レベル（2.8V）のみならず基準電圧V_r（2.5V）よりも低く、例えば1.5Vである。このため、コンパレータ50では、積分出力B（2.5V）と上記第2電圧レベル（1.5V）

を比べ、この積分出力Bが第2電圧レベル（1.5V）を中心とした許容範囲（例えば1.3V～1.7V）にあるかどうかを判定し、許容範囲にない時には積分回路40またはその前段の加速度センシング回路が故障であると判定して、出力ポートO₁, O₂, O₃からの衝突検出信号の出力を禁じるとともに、点灯指令信号Skを出力して警報ランプ90を点灯させる。なお、ADC72の電源電圧が異常な場合にも積分出力は許容範囲にないから、この異常を検出することもできる。

また、上記立ち上がり時点t₁からコンパレータ50の出力Cの立ち下がり時点t₂までの実際の経過時間T₁が上記所定時間T₀を中心とした許容範囲にない時には故障と判定し、上記と同様にして衝突検出信号の出力を禁じるとともに警報ランプ90を点灯させる。

マイクロコンピュータ71は故障検出モードの最後において、テストパルスTPの立ち下がりと一緒に放電指令信号Shを出力して、積分回路40の放電スイッチ44をオンにし、これにより

を比較することになり、その出力Cがローレベルからハイレベルに切り換わる。なお、この出力Cの立ち上がりエッジは、テストパルスTPの立ち上がりエッジと同期している。

上記テストパルスTPは加速度センシング回路10a, 10bのバッファ13に、抵抗25, ダイオード26, コンデンサ21を介して入力される。このため、第5図に示すように前段反転増幅回路の出力Xが一時的に2.5Vを下回る。これに伴い、積分回路40の出力Cも2.5Vから低下していく。積分出力Cが第2電圧レベル（1.5V）を下回ると、コンパレータ50の出力Cがローレベルに切り換わる。

アナログ衝突検出系30a, 30bが正常であれば、テストパルスTPの立ち上がり時点t₁から所定時間T₀経過した時に、積分出力Bが上記第2電圧レベル（1.5V）に達し、コンパレータ50の出力Cが立ち下がる。

マイクロコンピュータ71では、上記所定時間T₀経過時点で上記積分出力Bのデジタルデータ

積分回路40をイニシャライズして積分出力Bをもとの基準電圧V_rに戻す。

なお、上記放電スイッチ44は図示しない回路によりパワーオンリセット時にもオンし、またウォッチドックタイマがマイクロコンピュータ71の暴走時に出力するリセット信号に反応してオンする。これにより、パワーオン時、マイクロコンピュータ71の暴走時にアナログ検出系30a, 30bから衝突検出信号が出力されるのを防止する。また、車両の減速度の積分値が所定値以下のまま車両の減速状態が終了した時にも、マイクロコンピュータ71がこれを判断して放電指令信号Shを出力し、放電スイッチ44をオンにする。上記減速の繰り返しによる積分出力の蓄積で、アナログ衝突検出系30a, 30bから故障検出信号が出力されるのを防ぐためである。

上記故障検出モードにおいて、マイクロコンピュータ71の暴走や第3トランジスタ84の故障等により、第3トランジスタ84がオン状態になっている場合について述べる。この場合には、レベ

ル切換手段64の抵抗62, 63にエネルギーリザーバ81の電圧が付与されて、接続点Pの電圧が高くなるため、コンパレータ50のスレッシュホールド電圧 V_t は第2電圧レベル(1.5V)にならず、第1電圧レベル(2.8V)に維持される。このため、コンパレータ50の出力Cはローレベルに維持され、たとえマイクロコンピュータ71の暴走により出力ポートO₁, O₂, O₃から故障検出信号が出力されても、スキップ1の誤点火を防止できる。

上記テストパルスTPは、加速度センシング回路10a, 10bのバッファ13にプラスの電圧信号として入力し、車両減速時ないしは車両衝突時にピエゾ素子11から供給される電圧信号と反対の極性を有している。したがって、アナログ衝突検出系30a, 30bは、上記テストパルスTPを車両の加速を表す信号として処理するため、テストパルスTPに反応する積分出力Bは基準電圧 V_r より低くなる。したがって、上記故障検出モードにおいてテストパルスを出力したままマイ

故障検出モードのルーチンを第6図を参照しながら詳細に説明する。スレッシュホールド電圧発生回路60のレベル切換手段64への切換指令信号の出力を開始し(ステップS1)、加速度センシング回路10a, 10bへのテストパルス出力を開始し(ステップS2)、タイマカウンタTを起動させる(ステップS3)。したがって、切換指令信号の出力開始時点がテストパルスの出力開始時点とが一致し、タイマカウンタTはこのテストパルスの出力開始時点からの時間を計測することになる。

次に、インプットキャプチャIC₁, IC₂のレジスタの値 τ を読み込んでRAMに書き込む(ステップ4)。インプットキャプチャIC₁, IC₂は、それぞれアナログ衝突検出系30a, 30bのコンパレータ50, 50の出力を受け、その立ち上がり時点でのフリーランニングカウンタの値 τ をレジスタに書き込んである。前述したように、コンパレータ50の出力はテストパルスに同期して立ち上がるため、上記値 τ は、テストパ

特開平3-231053(7)

クロコンピュータ71が暴走しても、スキップ1の誤点火を防止することができる。その理由を詳述する。マイクロコンピュータ71の暴走により、コンパレータ50のスレッシュホールド電圧 V_t が第1電圧レベル(2.8V)か第2電圧レベル(1.5V)のいずれになっているか不明なので場合分けして説明する。スレッシュホールド電圧 V_r が第1電圧レベルになっている場合には、積分出力B(2.5V未満)より高いので、コンパレータ50の出力Cはローレベルのまま維持され、故障検出信号は出力されない。また、スレッシュホールド電圧 V_r が第2電圧レベル(1.5V)になっている場合には、コンパレータ50の出力Cが一時的にハイレベル(故障検出信号)になるが、その時間は短い。このため、このコンパレータ50から故障検出信号が出力された時に、これと同時に暴走状態にあるマイクロコンピュータ71から故障検出信号が出力される確率を非常に低くすることができるのである。

次に、マイクロコンピュータ71で実行される

ルスの立ち上がり時点を表している。

次に、上記タイマカウンタTが所定時間T₁に達したかどうかを判断する(ステップS5)。なお、この時間T₁は、前述したように積分回路40およびその前段の加速度センシング回路10a, 10bが正常な時の積分出力Bが、テストパルス出力開始時点からスレッシュホールド電圧 V_t の第2電圧レベル(1.5V)になるまでの時間である。タイマカウンタTが所定時間T₁に達した時には、ADC72を起動させて積分出力Bのデジタルデータ τ を読み込む。次に、この積分データ τ が許容範囲1.3V~1.7Vにあるかどうかを判断し、否の場合には第1フラグをセットする(ステップS8)。

次に、タイマカウンタTが所定時間T₂に達したかどうかを判断する(ステップS9)。なお、この時間T₂は、テストパルス出力時点からコンパレータ50の出力が立ち下がるまでの経過時間の許容範囲における上限値である。タイマカウンタTが所定時間T₂に達した時には、インプット

キャプチャフラグがセットされているか否かを判断する(ステップS10)。なお、インプットキャプチャフラグは、インプットキャプチャに供給されるコンパレータ50の出力の立ち上がり、立ち下がりのエッジに反応してセットされるものである。このフラグは最初の立ち上がりの時にセットされるが、上記 t_1 読み込みのステップS4でクリアされている。したがって、このフラグのセットは、コンパレータ50の出力が立ち下がった事実を表している。上記ステップS10で、インプットキャプチャフラグがセットされていないと判断した場合、すなわち、時間 T_0 が経過してもコンパレータ50の出力が立ち下がっていないと判断した場合には、第2フラグをセットする(ステップ11)。

上記ステップ10で、インプットキャプチャフラグがセットされていると判断した時には、インプットキャプチャレジスタの値 t_1 を読み込んでRAMに書き込む(ステップS12)。この値 t_1 はコンパレータ50の出力の立ち下がりの時点

止し(ステップS15)、切換指令信号の出力を停止し(ステップS16)、放電スイッチ44をオンする(ステップS17)。

次に、第1、第2フラグがセットされているかどうか判断し(ステップS18)、いずれか一方でもセットされている場合には、警報ランプ90をオンするとともに、故障検出信号の出力を禁止する(ステップS19)。

なお、故障検出後において、修理を行う場合、上述したように、RAMの記憶領域である第1フラグ、第2フラグのセット状態によって、故障箇所を特定できるので便利である。

本発明は上記実施例に制約されず種々の態様が可能である。例えば、デジタル衝突検出系とアナログ衝突検出系がそれぞれ独立した加速度センシング回路の出力を受け取るようにしてもよい。この場合、マイクロコンピュータはアナログ衝突検出系に対応した加速度センシング回路にテストパルスを出力するのは勿論である。

本発明の制御システムの制御対象となる車両安

時間平3-231053 (8)

を表している。

次に、テストパルスの立ち上がり時点からコンパレータ50の出力の立ち下がり時点までの経過時間 $t_0 - t_1$ (第5図における T_0)を演算し、これを所定時間 T_1 より長いかな否かを判断する(ステップS13)。この時間 T_1 は、テストパルス出力時点からコンパレータ50の出力が立ち下がるまでの経過時間の許容範囲における下限値である。ステップ13で否と判断した時には、第2フラグをセットする(ステップ11)。

上記説明から明らかなように、ステップS9～S13は、テストパルス出力開始時点から許容範囲の経過時間 $T_0 \sim T_1$ で、コンパレータ50の出力が立ち下がったどうかをチェックするものである。

上記ステップS11またはS13の後、タイマカウンタTが所定時間 T_1 に達したかどうかを判断する(ステップS14)。なお、この時間 T_1 は上記 T_0 より長い。タイマカウンタTが所定時間 T_1 に達した時には、テストパルスの出力を停

全装置としては、エアバックの外にシートベルト装置等がある。

【発明の効果】

以上説明したように、本発明では、アナログ衝突検出系の故障を検出するので、アナログ衝突検出系の信頼性を向上させることができ、マイクロコンピュータの暴走による車両安全装置の誤作動を確実に防止することができる。しかも、デジタル衝突検出系のマイクロコンピュータを用いて上記故障検出を行うので、故障検出のための回路構成を非常に簡略化することができる。

4. 図面の簡単な説明

第1図は本発明の基本構成を示す回路ブロック図、第2図は本発明の一実施例を示すエアバック制御システムの回路ブロック図、第3図は第2図における加速度センシング回路とアナログ衝突検出系の詳細な回路図、第4図は衝突検出モードにおける加速度センシング回路、アナログ衝突検出系、駆動回路の作用を説明するタイムチャート、第5図は故障検出モードにおける加速度センシ

特開平3-231053 (9)

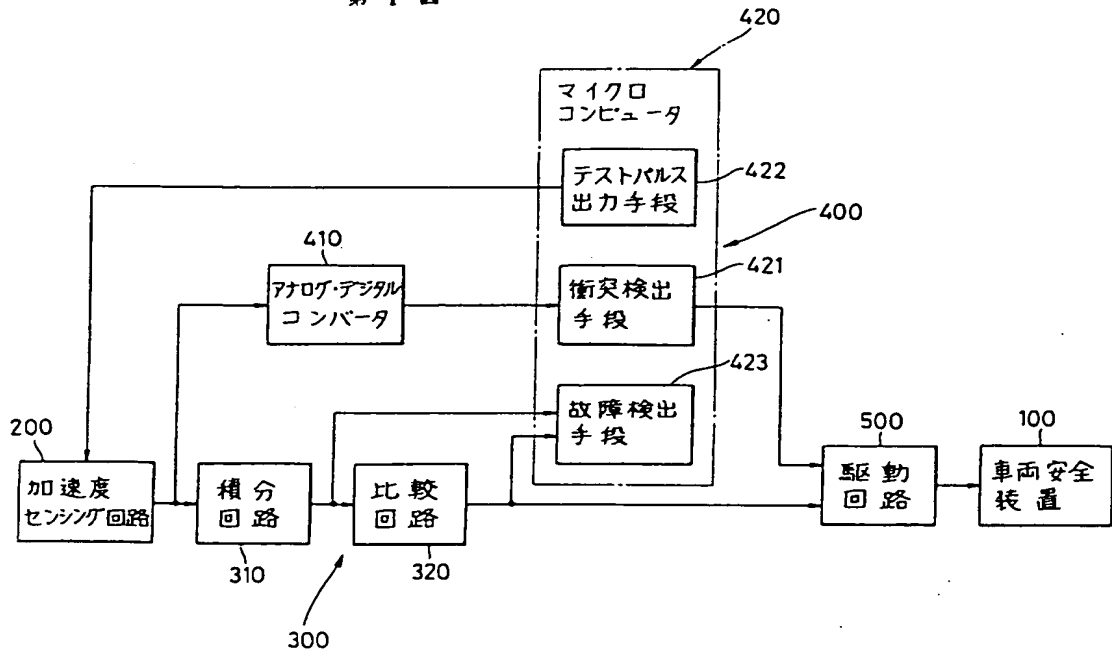
グ回路、アナログ衝突検出系の作用を説明するタイムチャート、第6図はマイクロコンピュータで実行される故障検出モードのフローチャートである。

1. 100…車両安全装置、10a, 10b, 200…加速度センシング装置、30a, 30b, 300…アナログ検出系、40, 310…積分回路、50, 320…比較回路、70, 400…デジタル衝突検出系、72, 410…アナログ・デジタルコンバータ、71, 420…マイクロコンピュータ、421…衝突検出手段、422…テストパルス出力手段、423…故障検出手段。

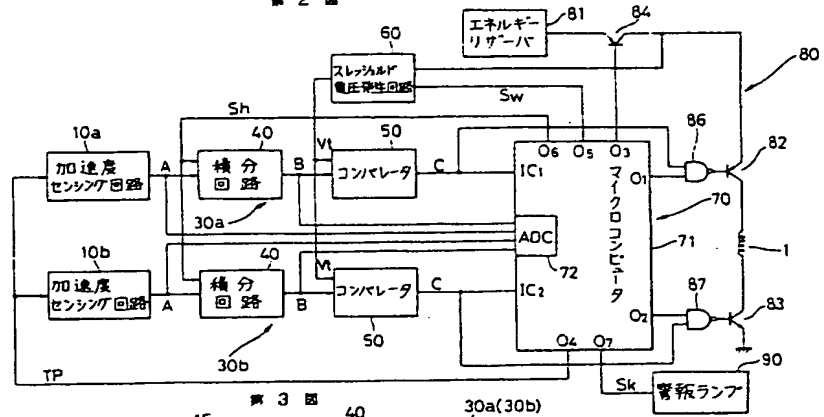
出願人 ザーゼル機器株式会社

代理人 弁理士 渡辺昇

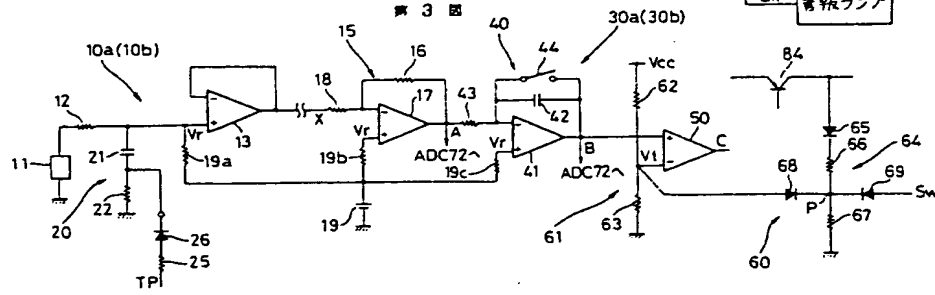
第1図



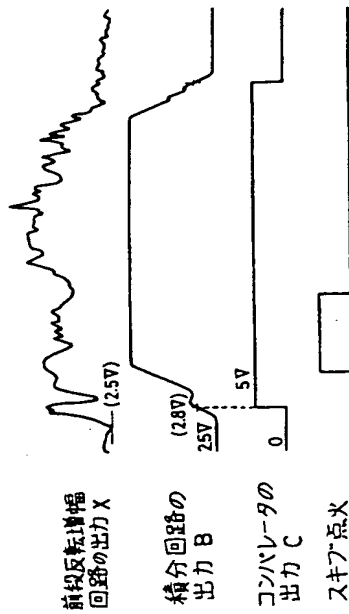
第 2 図



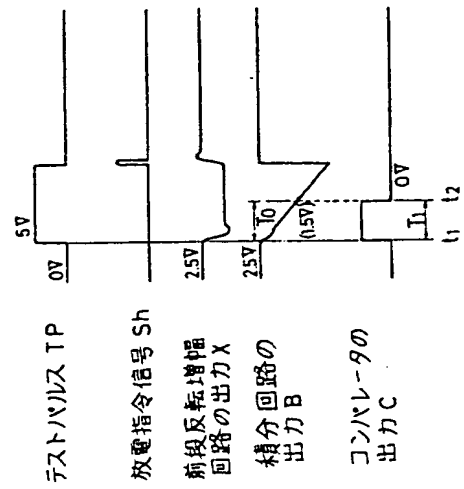
第 3 図



第 4 図



第 5 図





特許庁長官殿

- ## 6. 補正の内容

(第3図は変更なし)

第 2 図 :

